



پنجمین کنفرانس ملی مهندسی برق
و سیستم های هوشمند ایران

پنجمین کنفرانس ملی مهندسی برق و سیستم های هوشمند ایران - دانشگاه آزاد اسلامی واحد نجف آباد - ۸ و ۹ اسفند ۱۳۹۷ تحلیل، مدل سازی، شبیه سازی یک مبدل ترکیبی اصلاح ضریب توان با استفاده از سوئیچینگ جریان

صفر

جواد کریمی اسکندری^۱ - محمد مهدی میر طلایی^۲

^۱ گروه مهندسی برق، دانشکده مهندسی برق، واحد نجف آباد، دانشگاه آزاد اسلامی، نجف آباد، ایران

^۲ گروه مهندسی برق، دانشکده مهندسی برق، واحد نجف آباد، دانشگاه آزاد اسلامی، نجف آباد، ایران

¹ javadkarimi212198@gmail.com, ² mirtalaei.iaun@gmail.com

چکیده - در این مقاله، یک مبدل پیشنهادی که از ترکیب پل یکسوساز و مبدل بوست برای ایجاد اصلاح ضریب توان می باشد، معرفی شده است. بازدهی مبدل پیشنهادی با حذف کردن دو دیود از پل دیود بهبود می یابد و با کاهش پل دیود، از دو سوئیچ اصلی برای هدایت مبدل استفاده می شود و نیاز به کلید جانبی برای ایجاد سوئیچینگ نرم نمی باشد. با استفاده از خازن رزونانس و قسمت ثانویه سلف کوپل شده تکنیک سوئیچینگ جریان صفر برقرار می شود و مبدل قادر است درمد هدایت پیوسته عمل کند. جزئیات عملکرد مبدل برای سطح توان ۴۰۰ وات شبیه سازی شده است و نتایج آن در بخش های بعد ارائه شده است.

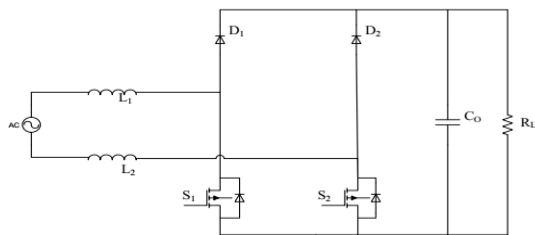
کلید واژه - مبدل پل کاهش یافته بوست، اصلاح ضریب توان، سوئیچینگ جریان صفر، کنترل ولتاژ خروجی DC

۱-مقدمه

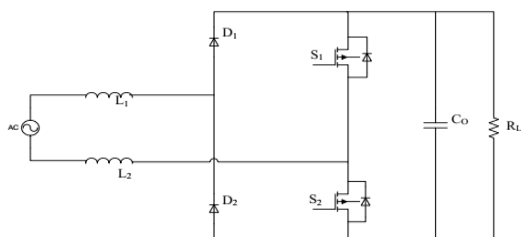
از فیلترهای پسیو استفاده میکنند. فیلترهای پسیو در ابتدا به عنوان یک راه حل قوی بیان می شوند، منتها این گونه مدارات دارای حجم بزرگ و وزن بالایی می باشند و نسبت به تغییرات بار عملکرد مناسبی ندارند. برای بهبود عملکرد و پاسخ دهی مناسب در تغییرات بار از روش های اصلاح ضریب توان اکتیو استفاده می شود. در این روش از کلید های کنترل شونده حالت جامدی همراه با المان های پسیو از قبیل مقاومت، سلف و خازن استفاده می کنند و همچنین از یک خازن بزرگ در خروجی برای کنترل و تثبیت ولتاژ DC استفاده می شود. این روش مناسب برای فرکانس های راه اندازی پایین می باشند و دارای حجم و وزن بالایی همراه با افزایش پیچیدگی ساخت و کاهش استحکام می باشند. پیچیدگی ساخت، افزایش هزینه ها و همچنین کاهش قابلیت اطمینان در یکسوسازها موجب شده است که برای اصلاح ضریب توان از مبدل های DC در کنار یکسوسازها استفاده شود. از جمله کاربردهای مبدل های AC-DC را می توان به درایوهای تنظیم سرعت، مد راه انداز توان های تولیدی، توان های تولیدی بدون وقفه و ذخیره سازی انرژی باتری اشاره کرد [۳-۷].

در صنعت برق مسائل مربوط به کیفیت توان از اهمیت ویژه ای برخوردار است. روند رو به رشد استفاده از دستگاه های الکترونیکی با توجه به تقاضا و نیاز بازار سبب شده است که تعداد یکسوسازهای متصل به شبکه روز به روز افزایش یابند. از آنجا که یکسوسازها به عنوان یک بار غیر خطی محسوب می شوند، فرکانس هایی به غیر از فرکانس های شبکه تولید می کند که باعث اعمال هارمونیک جریان به شبکه شده و جریان را از حالت سینوسی خارج می کنند. جریان های هارمونیک موجب کاهش کیفیت توان تولیدی و در نهایت کاهش ضریب توان می شوند که در توان های بالا یک مشکل اساسی محسوب می شوند (۵۰۰-۲۰۰ وات و سطح بالاتر). برای دستیابی ضریب توان واحد، مطالعات و تحقیقات گسترده ای انجام شده است که با توجه به استانداردهای بین المللی اخیر از جمله IEC-1000-3-2 و IEEE-519 راهکار های موثری برای ایجاد ضریب توان واحد ارائه شده است [۱، ۲]. عموماً یکسوسازها دارای ساختار دیودی یا تریتوری جهت فراهم کردن توان DC کنترل شده یا کنترل نشده و تزریق توان به صورت یک جهته یا دو جهته می باشند. این نوع ساختار شامل کیفیت توان پایین می باشند و دلیل آن، تزریق جریان های هارمونیک می باشد که منجر به اعوجاج ولتاژ، ضریب توان ضعیف در برق AC ورودی، تغییرات ریپل ولتاژ خروجی DC، بازدهی پایین و سایز بزرگ می شوند. در یکسوسازها برای بهبودی ضریب توان بار و کاهش هارمونیک ها

پر کاربرد ترین مبدل DC مورد استفاده، مبدل بوست می باشد. ترکیب مبدل بوست و یکسوسازها ساده ترین راه برای دستیابی به اصلاح ضریب توان می باشد. در یکسوسازهای بوست معمولی، همواره جریان از میان سه نیمه هادی عبور می کند و دارای تلفات هدایت بالایی می باشند و از سوی دیگر، مبدل بایستی در



(الف)



(ب)

شکل ۱: مبدل پل کاهش یافته پایه

2- عملکرد مبدل پیشنهادی

2-1- معرفی مبدل اصلاح ضریب توان بوست پیشنهادی

در شکل (۲)، شماتیک کلی مبدل پل کاهش یافته بوست پیشنهادی ارائه شده است. این مبدل شامل دو کلید اصلی S_1 و S_2 می باشد که وظیفه هر کلید در هر نیم سیکل تغییر می کند. به طوریکه در نیم سیکل مثبت عمل هدایت توسط کلید S_1 انجام می شود و کلید S_2 بعد از مدت زمانی مدار رزونانسی را وارد مدار می کند و در نیم سیکل منفی عکس می باشد. این مبدل قادر است که به صورت دو جهت هدایت کند و زمانی که کلید ها در وضعیت روشن باشند از بالا به پایین و در زمان خاموش بودن کلید ها بر عکس می باشد. سلف های بوست L_1 و L_2 می باشد. مبدل همچنین شامل سلف کوپل شده که نسبت دور اولیه و ثانویه برابر است ($n_1=n_2$) و مدار کلمپ که شامل خازن C_C دیود کلمپ D_C می باشد. دیود D_3 به عنوان دیود بوست، خازن C_r به عنوان خازن رزونانس و از قسمت ثانویه سلف کوپل شده به عنوان سلف رزونانس استفاده شده است. خازن C_0 عنوان خازن خروجی می باشد.

فرکانس راه اندازی بالا عمل کند که در ولتاژهای بالا، تلفات بازایابی معکوس دیودها در مد راه انداز سخت ایجاد می شوند که باعث افزایش تلفات کلید زنی تلفات، تداخل مغناطیسی و لازمه کنترل حرارت می باشند و در ولتاژ های پایین باعث ریپل های بزرگ جریان می شوند که موجب افزایش تلفات هدایت و آسیب دیدن قطعات می شوند [۸، ۹].

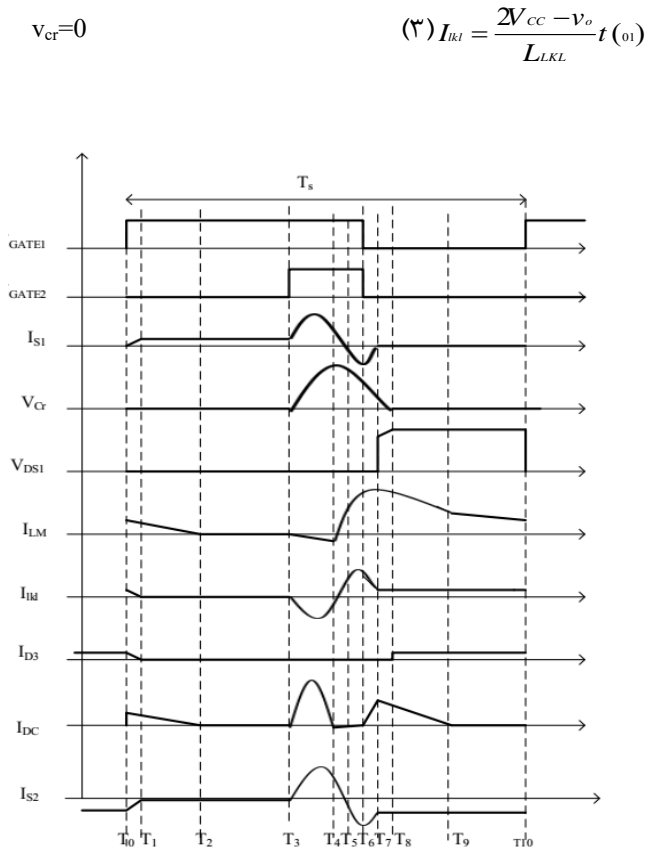
برای برطرف کردن نمودن مشکلات تلفات هدایت می توان از روش پل کاهش یافته بوست استفاده کرد. در این روش با کاهش المان های مسیر جریان در مقایسه با یکسوساز بوست معمولی، میزان تلفات هدایت کاهش می یابد. مطابق شکل (۱-الف) یک مبدل بوست پل کاهش (BLB)^۱ را نمایش می دهد که در مد راه اندازی سخت عمل می کند و تلفات کلید زنی بالایی را در فرکانس سوئیچینگ بالا تحمل می کند. با تغییر پوزیشن D_2 و S_1 مطابق شکل (۱-ب) نمونه دیگری از مبدل پل کاهش یافته بوست (TPBLB)^۲ نمایش داده شده است. این مبدل به دلیل عملکرد بازایابی معکوس دیودها متناسب برای مد عملکردی ناپیوسته یا مرز CCM/DCM^۳ می باشد و عملکرد آن در مد هدایت پیوسته غیر عملی می باشد [۱۰-۱۲].

در این مقاله، یک مبدل پل یکسوساز بوست توسعه یافته برای اصلاح ضریب توان پیشنهاد شده است. در این مبدل از یک سلف کوپل شده، مدار کلمپ و مدار رزونانسی برای بهبود عملکرد مبدل پایه پل کاهش یافته بوست استفاده شده است. با استفاده از تکنیک راه اندازی نرم در این مبدل عملکرد آن در مد هدایت پیوسته امکان پذیر می باشد که در بخش دوم بیان شده است. در مبدل پیشنهادی پل کاهش یافته بوست میزان المان های مسیر جریان کاهش می یابد و بازدهی مبدل بالا می باشد. عملکرد مبدل پیشنهادی شبیه سازی و در بخش سوم نتایج شبیه سازی موجود می باشد و در قسمت پایانی یک نتیجه گیری کلی بیان شده است.

¹ Bridgeless Boost

² totem-pole idgeless boost

³ continuous conduction mode/discontinuous current mode



شکل ۳: شکل موج های نظری مبدل پیشنهادی

بازه زمانی دوم $[t_1-t_2]$ شکل ۴ (ب):

در این بازه زمانی مقدار انرژی ذخیره شده در L_m از طریق دیود کلمپ و خازن کلمپ تخلیه و مقدار آن در لحظه t_2 برابر با صفر می گردد. جریان ناشی و مقدار ولتاژ خازن رزونانس برابر با صفر است.

(۴)

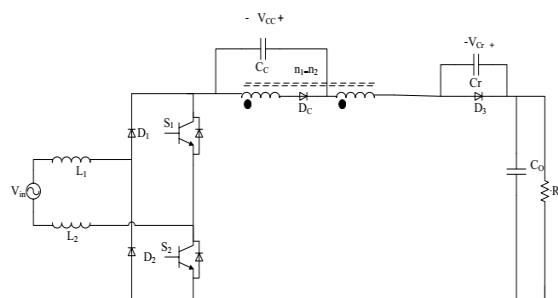
$$I_{lm} = \frac{V_{CC}}{L_m} t (12)$$

بازه زمانی سوم $[t_2-t_3]$ شکل ۴ (پ):

در این مد، جریان I_{in} پیوسته از طریق D_1 و S_1 جاری می شود و به منبع باز میگردد. در طول این مد ولتاژ رزونانس و جریان ناشی و جریان سلف مغناطیس I_{Lm} برابر با صفر می باشد.

$$t(23) = t(3) - t(2) = DT - t(12) \quad (۵)$$

که D ضریب وظیفه کلید می باشد و T_s مدت زمان فرکانس سوئیچینگ می باشد.



شکل ۲: شماتیک مبدل پیشنهادی

2-2- بررسی عملکرد مبدل پیشنهادی

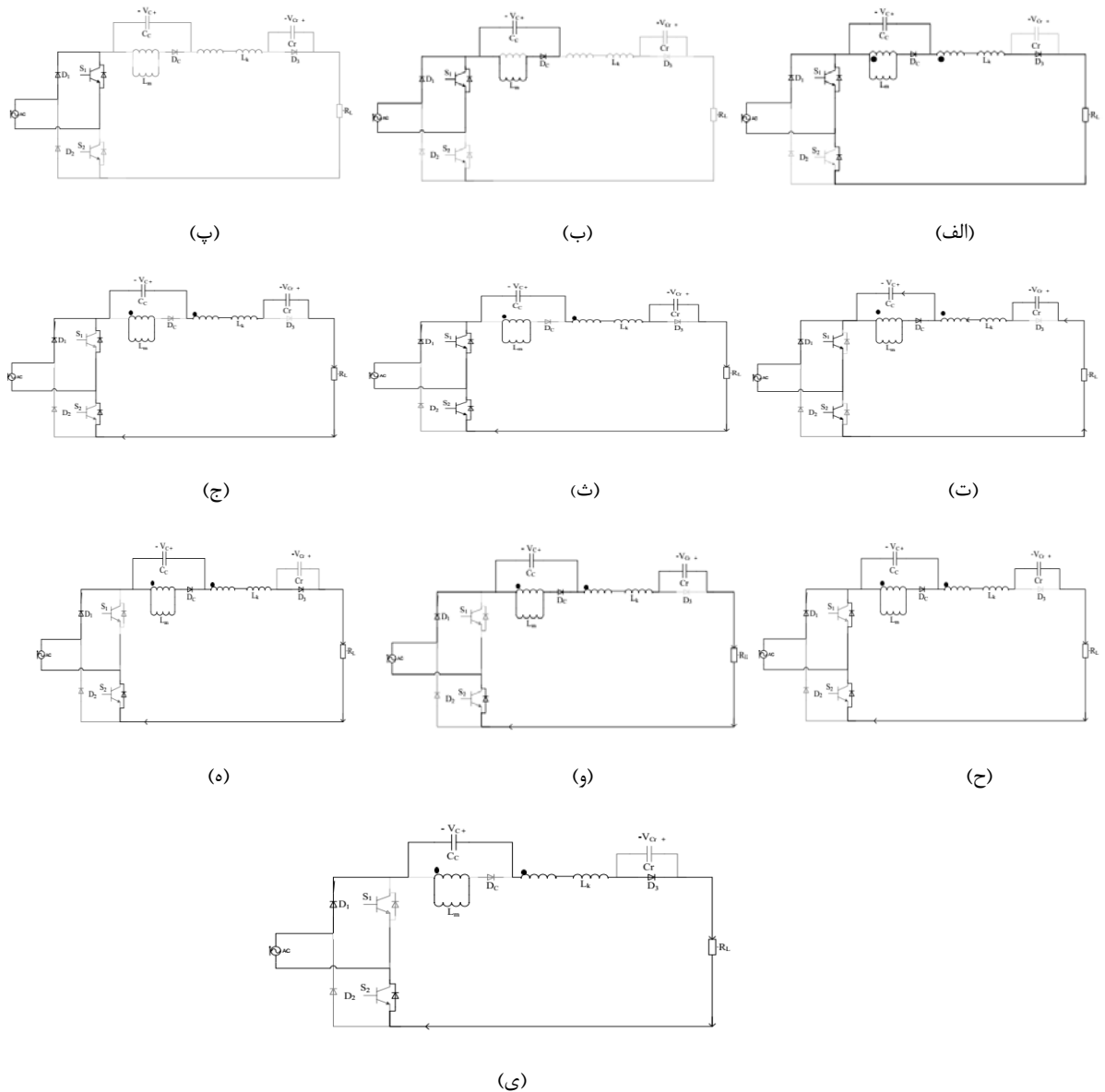
در این بخش، به بررسی دقیق مد های عملکردی مبدل پیشنهادی بیان خواهد شد. همچنین برای بررسی دقیق تر مبدل پیشنهادی، از یک مدل سلف کوپل شده که جهت قراردادی جریان و ولتاژ آن که مشخص است، استفاده می شود. خازن خروجی C_o و خازن کلمپ C_c را به اندازه ای بزرگ در نظر گرفته شده است که برای عملکرد دائمی ولتاژ آن را ثابت در نظر گرفته می شود. با توجه به مطالب بیان شده مد های عملکردی در ۱۰ دوره بازه زمانی یک سوئیچینگ مشخص شده است و برای هر یک از این بازه های زمانی یک مدار معادل ترسیم نمود. همچنین شکل موج های نظری عملکرد مبدل پیشنهادی در شکل (۳) نمایش داده شده است. در ادامه به بیان نحوه رفتار مبدل در هر یک از بازه های زمانی پرداخته شده است.

بازه زمانی اول $[t_0-t_1]$ شکل ۴ (الف):

در شرایط اولیه قبل از مد اول، با تصور اینکه D_1 ، C_c و D_3 در وضعیت هدایت قرار دارند. مقدار انرژی ذخیره شده در سلف کوپل شده برابر با جریان I_{in} می باشد و ولتاژ خازن رزونانس برابر با صفر است. در شکل (۴) مد اول، در لحظه t_0 زمانی که کلید S_1 تحت سوئیچینگ نرم راه اندازی می شود و جریان سلف کوپل شده به صورت خطی از مسیر D_c ، D_3 و D_{S2} و D_{S1} کاهش می یابد. در لحظه t_1 مقدار انرژی سلف کوپل شده برابر با صفر می شود اما همچنان انرژی ذخیره شده در L_m وجود دارد. D_3 تحت شرایط ZC خاموش می شود. روابط این بازه زمانی عبارت است:

(۱)

$$(۲) I_{lm} = \frac{V_{CC}}{L_m} t (01)$$



شکل ۴: مدار معادل مبدل پیشنهادی در نیم سیکل مثبت (الف) مد اول (ب) مد دوم (پ) مد سوم (ت) مد چهارم (ث) مد پنجم (ج) مد شش (ح) مد هفت (و) مد هشت (ه) مد نهم (ی) مد دهم

بازه زمانی چهارم [t3.t4] شکل ۴ (ت):

در این بازه زمانی با سوئیچینگ کلید S₂، خازن رزونانس شروع به شارژ شدن می کند و سلف کوپل شده در جهت منفی افزایش می یابد. در این مد با توجه به قانون سر نقطه دار ترانس ها، دیود D_C در وضعیت روشن قرار دارد و سلف کوپل شده اولیه به اندازه سلف کوپل شده ثانویه شارژ می شوند و جریان I_{in} از طریق کلید S₁ و D₁ پیوسته جاری می شود. در لحظه t=t₄ ولتاژ خازن رزونانس به مقدار پیک خود شارژ می شود. و ولتاژ خازن کلمپ دارای مقدار ثابت می باشد. روابط موجود در این مد عبارت است:

$$(۶)$$

$$I_m = \frac{V_{CC}}{L_m} t \quad (34)$$

$$I_{LKL} = -\frac{2V_{CC} - V_o}{Z_r} \sin \omega t \quad (۷)$$

بازه زمانی پنجم [t4.t5] شکل ۴ (ث):

در این بازه، رزونانس پیوسته جاری می شود و جریان از مسیر D₁، C_r، D₂، C_c، D₁ و D₂ عبور می کند و به منبع بر می گردد و دیود D_C تحت شرایط نرم خاموش می شود. در لحظه t₅ مقدار جریان سلف کوپل شده برابر با I_{in} می باشد.

با توجه به روند طراحی در بخش قبل، مبدل پیشنهادی برای توان ۴۰۰ وات و در رنج ولتاژ ورودی ۹۰-۲۲۰ ولت موثر را به ۴۰۰ ولت DC تبدیل میکند که مقادیر و نوع المان در جدول (۱) نمایش داده شده است.

جدول ۱ پارامترهای مبدل پل کاهش یافته پیشنهادی

پارامتر	نماد	مقدار
توان	P	۴۰۰ وات
ولتاژ ورودی	V _{IN}	۹۰-۲۲۰ ولت
ولتاژ خروجی	V _{OUT}	۴۰۰ ولت
فرکانس کلیدزنی	f _{sw}	۴۵ کیلوهرتز
فرکانس شهر	F	۵۰ هرتز
سلف مغناطیس کنندگی	L _M	۴۷ میکرو هانری
سلف نشستی	L _{LK}	۳ میکروهانری
خازن خروجی	C _O	۳۰۰ میکروهانری
خازن رزونانس	C _r	۱۰ نانوفاراد
خازن کلمپ	C _C	۱۰ میکروفاراد
نوع سوئیچ	S	ایده ال
نوع دیود	D	ایده ال

مبدل پیشنهادی در محیط نرم افزاری PSIM شبیه سازی شده است و تمام المان ها در حالت ایده ال در نظر گرفته شده است. تمام شکل های ارائه شده به ازای ولتاژ ۲۲۰ ولت موثر می باشد. ضریب توان از نسبت توان متوسط به توان ظاهری، مطابق رابطه (۱۱) بدست می آید.

$$PF = \frac{P}{V_{rms} * I_{rms}} \quad (11)$$

که p توان متوسط و s بیانگر توان ظاهری می باشد

در مدار های AC سینوسی، مطابق رابطه (۱۲) ضریب توان بدست می آید.

$$PF = \cos \theta \quad (12)$$

که θ بیانگر اختلاف فاز جریان و ولتاژ سینوسی می باشد. ضریب توان در این مبدل برابر با ۹۸ درصد می باشد

$$I_{Lk} = I_{Lm} = \frac{V_{cc} + V_{cr}(t=t_4) - V_o}{L_m} t_{(4)} + \frac{V_{cc} + V_{cr}(t=t_4) - V_o}{Z_r} \sin \omega t_{(4)} \quad (8)$$

بازه زمانی شش [t₅-t₆] شکل ۴ (ج):

در این مد، سوئیچ ها خاموش می شوند، ولی جریان سوئیچ ۱، تحت تاثیر جریان خازن کلمپ و جریان ورودی I_{in} برابر با صفر نمی باشد. جریان نشستی I_{Lk} برابر با جریان سلف مغناطیسی I_{Lm} می باشد.

بازه زمانی هفتم [t₆-t₇] شکل ۴ (ح):

در این مد جریان نشستی I_{Lk} به سمت I_{in} می رود و دیود DC در بایاس مستقیم قرار می گیرد. در لحظه t₇ جریان I_{in} برابر با I_{Lk} می شود. ولتاژ و جریان سوئیچ ها تحت شرایط سوئیچینگ نرم عمل می کنند و همپوشانی جریان ولتاژ ایجاد می شود.

بازه زمانی هشتم [t₇-t₈] شکل ۴ (و):

در این بازه، مقدار جریان I_{Lm} در حال کاهش می باشد. ولتاژ خازن رزونانس در لحظه t₈ برابر با صفر می باشد و D₃ در بایاس مستقیم قرار میگیرد و عمل هدایت را انجام می دهد. روابط موجود عبارت است:

$$I_{Lm} = \frac{V_{cc}}{L_m} t_{(78)} \quad (9)$$

$$(10)$$

$$V_{cr} = v_{cr}(t_7) + \frac{I_{in}}{C_r} t_{(78)}$$

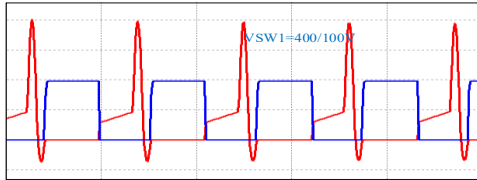
بازه زمانی نهم [t₈-t₉] شکل ۴ (ه):

در لحظه t₈ مقدار جریان سلف مغناطیس I_{Lm} به صورت خطی از مسیر D₃, D_C در حال کاهش می باشد و در لحظه t₉ برابر با I_{in} می شود و دیود کلمپ تحت شرایط نرم خاموش می شوند. جریان I_{Lk} برابر با جریان I_{in} می باشد.

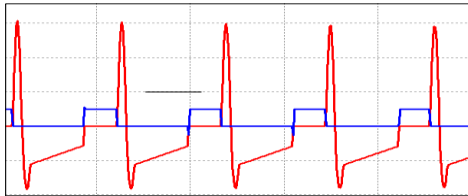
بازه زمانی دهم [t₉-t₁₀] شکل ۴ (ی):

در این بازه مقدار جریان های I_{Lk} و I_{Lm} برابر با I_{in} می باشد. مقدار ولتاژ خازن کلمپ تقریباً ثابت است و ولتاژ خازن رزونانس برابر با صفر است. D_C در وضعیت بایاس معکوس قرار دارد و D₃ در بایاس مستقیم قرار دارد.

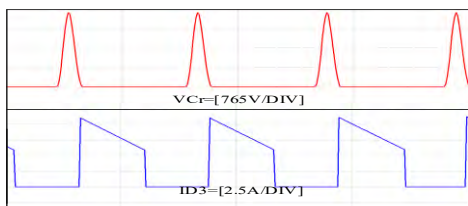
2-4- شبیه سازی مبدل پیشنهادی



شکل ۸: جریان و ولتاژ سوئیچ ۱



شکل ۹: ولتاژ و جریان سوئیچ ۲



شکل ۱۰: ولتاژ خازن رزونانس و جریان دیود ۳

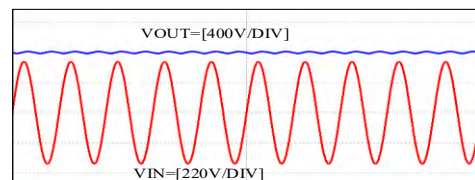
5-2- جمع بندی

با توجه به مطالب بیان شده و لزوم ایجاد یک مبدل اصلاح ضریب توان همراه با سوئیچینگ نرم، در این مقاله یک مبدل پل کاهش یافته بوست همراه با یک سلف کوپل شده جهت فراهم کردن ضریب توان واحد ارائه شده است. در این مبدل بدون نیاز به کلید جانبی و با استفاده از دو کلید اصلی سوئیچینگ نرم انجام می شود و این مبدل دارای تلفات هدایت پایین می باشد. از سوی دیگر تلفات بازتابی معکوس در دیود ها نیز کاهش یافته است. برای اثبات ویژگی های مبدل پیشنهادی، در ابتدا تحلیل های نظری صورت گرفته است و سپس نتایج شبیه سازی ارائه شده است.

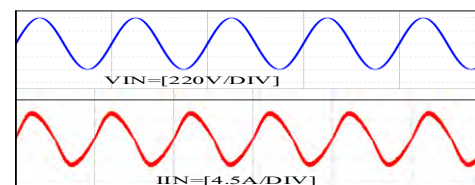
مراجع

- [1] Y.-S. Kim, W.-Y. Sung, and B.-K. Lee, "Comparative performance analysis of high density and efficiency PFC topologies," *IEEE transactions on power electronics*, vol. 29, pp. 2666-2679, 2014.
- [2] C. Attaianesi, V. Nardi, F. Parillo, and G. Tomasso, "Dual boost high performances power factor correction (PFC)," in *Applied Power Electronics Conference and Exposition, 2008. APEC 2008. Twenty-Third Annual IEEE*, 2008, pp. 1027-1032.

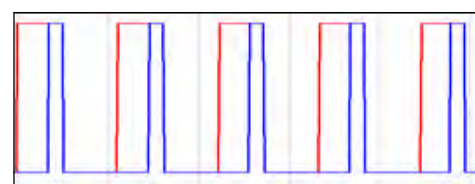
در شکل (۵) ولتاژ خروجی، ولتاژ ورودی به ازای ولتاژ ۲۲۰ نمایش داده شده است که تثبیت ولتاژ خروجی DC و همچنین کاهش ریبیل ولتاژ خروجی ایجاد شده است. همچنین این مبدل قادر به کاربرد در توان ۴۰۰ وات می باشد. در شکل (۶) جریان ورودی بر حسب ولتاژ ورودی نمایش داده شده است. با توجه به شکل جریان ورودی، مبدل قادر است که در مد هدایت پیوسته عمل کند و معایب مبدل بیس که در بخش مقدمه توضیح داده شده است، برطرف شده است. همچنین کنترل به روش جریان متوسط انجام شده است. در شکل (۷) ولتاژ گیت سوئیچ ها نمایش داده شده است. در شکل (۸) و شکل (۹) ولتاژ و جریان سوئیچ ها نمایش داده شده است که تکنیک جریان صفر برای سوئیچ ها انجام شده است و همپوشانی جریان و ولتاژ ایجاد شده است که باعث کاهش تلفات کلید زنی و استرس ولتاژ بر دو سر سوئیچ ها می باشد. در شکل (۱۰) ولتاژ خازن رزونانس و جریان دیود نمایش داده شده است که با توجه به تغییرات ولتاژ خازن رزونانس که به نرمی انجام می شود تلفات بازتابی معکوس در دیود نیز کاهش یافته است.



شکل ۵: ولتاژ خروجی و ورودی



شکل ۶: جریان ورودی، ولتاژ ورودی



شکل ۷: ولتاژ گیت سوئیچ ها

- [3] J. P. M. Figueiredo, F. L. Tofoli, and B. L. A. Silva, "A review of single-phase PFC topologies based on the boost converter," in *Industry Applications (INDUSCON), 2010 9th IEEE/IAS International Conference on*, 2010, pp. 1-6.
- [4] A. Kar and M. Sengupta, "Design, analysis, fabrication and testing of a 3kW power factor correction boost rectifier," in *Power Electronics, Drives and Energy Systems (PEDES), 2016 IEEE International Conference on*, 2016, pp. 1-6.
- [5] O. García, J. A. Cobos, R. Prieto, P. Alou, and J. Uceda, "Single phase power factor correction: A survey," *IEEE Transactions on Power Electronics*, vol. 18, pp. 749-755, 2003.
- [6] M. F. Schlecht and B. A. Miwa, "Active power factor correction for switching power supplies," *IEEE transactions on Power Electronics*, pp. 273-281, 1987.
- [7] H. Wei and I. Batarseh, "Comparison of basic converter topologies for power factor correction," in *Southeastcon'98. Proceedings. IEEE*, 1998, pp. 348-353.
- [8] K. S. B. Muhammad and D. D.-C. Lu, "ZCS bridgeless boost PFC rectifier using only two active switches," *IEEE Transactions on Industrial Electronics*, vol. 62, pp. 2795-2806, 2015.
- [9] C.-M. Wang, "A novel ZCS-PWM power-factor preregulator with reduced conduction losses," *IEEE Transactions on Industrial Electronics*, vol. 52, pp. 689-700, 2005.
- [10] K. S. Muhammad and D. D.-C. Lu, "Two-switch ZCS totem-pole bridgeless PFC boost rectifier," in *Power and Energy (PECon), 2012 IEEE International Conference on*, 2012, pp. 1-6.
- [11] M. Mahdavi and H. Farzanehfard, "Zero-current-transition bridgeless PFC without extra voltage and current stress," *IEEE Transactions on Industrial Electronics*, vol. 56, pp. 2540-2547, 2009.
- [12] K. S. Muhammad and D. D.-C. Lu, "Single-phase single-stage ZCS boost PFC rectifier with reduced switch count," in *Power Engineering Conference (AUPEC), 2014 Australasian Universities*, 2014, pp. 1-6.