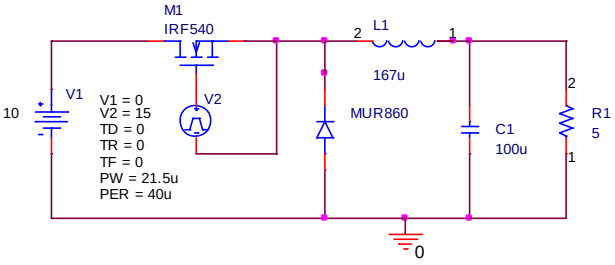
۱- در یک رگولاتور باک با ساختار زیر داریم : (در بندهای الف تا و مبدل را ایده‌آل و در مد پیوسته در نظر بگیرید)

$10 \le V_s \le 15\ \text{V}, V_o = 5\ \text{V}, \Delta V_o = 20\ \text{mV}, f = 25\ \text{kHz}, \Delta I_l = 0.4\ \text{A}, R_o = 5.0\ \Omega$

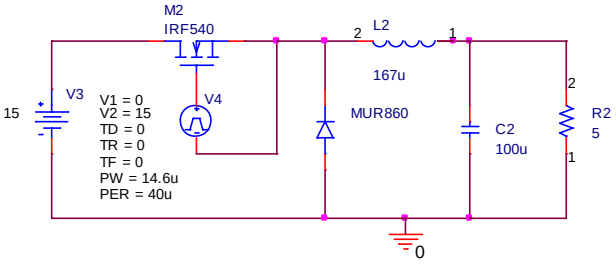
الف- حداقل و حداکثر مقدار k چقدر است؟ ، **ب**- حداقل مقدار L چقدر است؟ ، **ج**- حداکثر جریانی که باید سلف تحمل کند چقدر است؟ ، **د**- حداقل مقدار خازن چقدر است؟ ، **ه**- اگر خازن را دو برابر کنیم چه اتفاقی می‌افتد؟ ، **و**- حداقل و حداکثر جریان متوسط ورودی چقدر است؟ ، **ز**- اگر افت ولتاژ روی سوئیچ و دیود 0.7V باشد حداقل و حداکثر توان ورودی چقدر است؟ ، **ح**- اگر افت ولتاژ روی سوئیچ و دیود 0.7V باشد حداقل و حداکثر راندمان چقدر است؟ ،**ت**- مبدل را مطابق زیر در ORCAD شبیه‌سازی نموده و حداقل و حداکثر راندمان را بدست آورید. با تغییر سیکل‌کاری ماسفت خروجی را در 5.0 V ثابت نگهدارید.

حل:

الف- $\frac{1}{3} \le k \le \frac{1}{2}$ ، ب- $L_{\min} = 333\ \mu\text{H}$ ، ج- $I_{L-max} = 1.2\ A$ ، د- $C_{max} = 100\ \mu F$ ، ه- ΔV_o نصف می‌شود. ، و- $0.33 \le I_{in} \le 0.5\ A$ ، ز- $P_{in} = 5.7\ \text{W}$ ، ح- $\eta = 0.88$ ، ت- در این حالت شبیه‌سازی شد و راندمان در حالت (a) برابر 92% و راندمان حالت (b) برابر 90 % به نظر شما چرا این اتفاق افتاده است؟



(a)



(b)

۲- در مساله یک فرض کنید که افت ولتاژ روی سوئیچ و دیود برابر 0.7 V بوده و مبدل را طوری طراحی نمایید که در مرز پیوستگی و ناپیوستگی کار کند.

جواب: اگر جریان خروجی را 1.0 آمپر در نظر بوده و $\Delta I = 2.0\ A$ باشد مبدل در مرز پیوستگی قرار می‌گیرد. همچنین به خاطر 0.7 ولت افت ولتاژ خروجی به جای 5.0 V برابر 5.7 V در نظر گرفته می‌شود لذا مبدل با مقادیر زیر طراحی می‌گردد

$10 \le V_s \le 15\ \text{V}, V_o = 5.7\ \text{V}, \Delta V_o = 20\ \text{mV}, f = 25\ \text{kHz}, \Delta I_l = 0.5\ \text{A}, I_o = 1.0\ \text{A}$

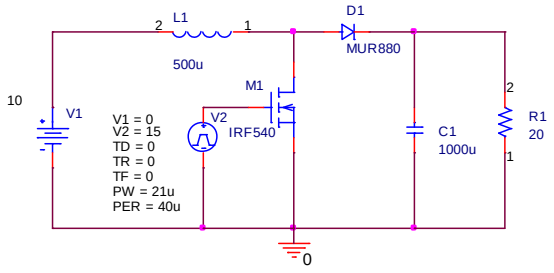
۳- در یک رگولاتور بوست با ساختار زیر داریم : (در بندهای الف تا و مبدل را ایده‌آل و در مد پیوسته در نظر بگیرید)

$10 \le V_s \le 15\ \text{V}, V_o = 20\ \text{V}, \Delta V_o = 20\ \text{mV}, f = 25\ \text{kHz}, \Delta I_l = 0.4\ \text{A}, R_o = 20\ \Omega$

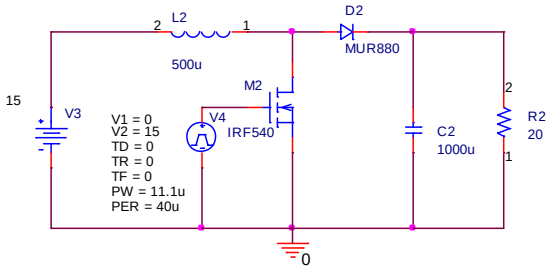
الف- حداقل و حداکثر مقدار k چقدر است؟ ، **ب**- حداقل مقدار L چقدر است؟ ، **ج**- حداکثر جریانی که باید سلف تحمل کند چقدر است؟ ، **د**- حداقل مقدار خازن چقدر است؟ ، **ه**- اگر خازن را دو برابر کنیم چه اتفاقی می‌افتد؟ ، **و**- حداقل و حداکثر جریان متوسط ورودی چقدر است؟ ، **ز**- اگر افت ولتاژ روی سوئیچ و دیود 0.7V باشد حداقل و حداکثر توان ورودی چقدر است؟ ، **ح**- اگر افت ولتاژ روی سوئیچ و دیود 0.7V باشد حداقل و حداکثر راندمان چقدر است؟ ،**ت**- مبدل را مطابق زیر در ORCAD شبیه‌سازی نموده و حداقل و حداکثر راندمان را بدست آورید. با تغییر سیکل‌کاری ماسفت خروجی را در 20 V ثابت نگهدارید.

حل:

الف- $0.25 \le k \le 0.5$ ، ب- $L_{\min} = 500\ \mu\text{H}$ ، ج- $I_{L-max} = 2.2\ A$ ، د- $C_{max} = 1000\ \mu F$ ، ه- ΔV_o نصف می‌شود. ، و- $1.33 \le I_{in} \le 2.0\ A$ ، ز- $20.98 \le P_{in} \le 21.5\ \text{W}$ ، ح- $0.93 \le \eta \le 0.95$ ، ت- در این حالت شبیه‌سازی شد و راندمان در حالت (a) برابر 92% و راندمان حالت (b) برابر 94 % بدست آمد.



(a)



(b)

۴- در مساله سه فرض کنید که افت ولتاژ روی سوئیچ و دیود برابر 0.7 V بوده و مبدل را طوری طراحی نمایید که در مرز پیوستگی و ناپیوستگی کار کند.

جواب: به خاطر 0.7 ولت افت ولتاژ، ورودی ما به اندازه 0.7 V افت می‌کند و ورودی در محدوده زیر تغییر می‌کند اگر ΔI بیشتر از 2.8A باشد مبدل وارد حالت ناپیوسته می‌شود لذا طراحی با توجه به موارد زیر انجام می‌گردد

$9.3 \le V_s \le 14.3\ \text{V}, 1.4 \le I_s \le 2.15\ \text{A}, V_o = 20\ \text{V}, \Delta V_o = 20\ \text{mV}, f = 25\ \text{kHz}, \Delta I = 2.8\ \text{A}, R_o = 20\ \Omega$