

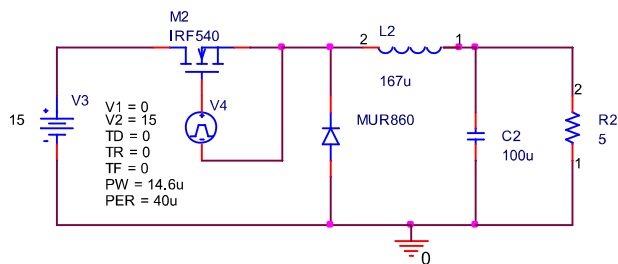
۱- در یک رگولاتور باک با ساختار زیر داریم: (در بندهای الف تا و مبدل را ایده‌آل و در مد پیوسته در نظر بگیرید)

$$10 \leq V_s \leq 15 \text{ V}, V_o = 5 \text{ V}, \Delta V_o = 20 \text{ mV}, f = 25 \text{ kHz}, \Delta I_L = 0.4 \text{ A}, R_o = 5.0 \Omega$$

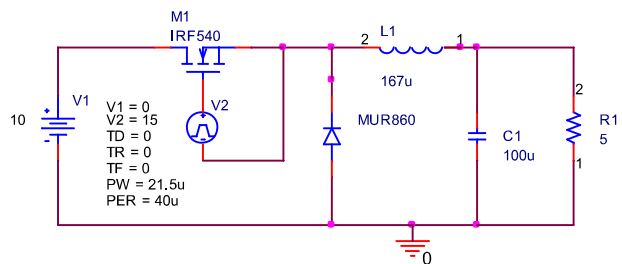
الف- حداقل و حداکثر مقدار k چقدر است؟ ، **ب-** حداقل مقدار L چقدر است؟ ، **ج-** حداکثر جریانی که باید سلف تحمل کند چقدر است؟ ، **د-** حداقل مقدار خازن چقدر است؟ ، **ه-** اگر خازن را دو برابر کنیم چه اتفاقی می‌افتد؟ ، **و-** حداقل و حداکثر جریان متوسط ورودی چقدر است؟ ، **ز-** اگر افت ولتاژ روی سوئیچ و دیود 0.7V باشد حداقل و حداکثر توان ورودی چقدر است؟ ، **ح-** اگر افت ولتاژ روی سوئیچ و دیود 0.7V باشد حداقل و حداکثر راندمان چقدر است؟ ، **ت-** مبدل را مطابق زیر در ORCAD شبیه‌سازی نموده و حداقل و حداکثر راندمان را بدست آورید. با تغییر سیکل کاری ماسفت خروجی را در 5.0 V ثابت نگهدارید.

حل:

الف- $\frac{1}{3} \leq k \leq \frac{1}{2}$ ، **ب-** $L_{\min} = 333 \mu\text{H}$ ، **ج-** $I_{L-\max} = 1.2 \text{ A}$ ، **د-** $C_{\max} = 100 \mu\text{F}$ ، **ه-** ΔV_o نصف می‌شود. ، **و-** $0.33 \leq I_{\text{in}} \leq 0.5 \text{ A}$ ، **ز-** $P_{\text{in}} = 5.7 \text{ W}$ ، **ح-** $\eta = 0.88$ ، **ت-** در این حالت شبیه‌سازی شد و راندمان در حالت (a) برابر 92% و راندمان حالت (b) برابر 90% به نظر شما چرا این اتفاق افتاده است؟



(b)



(a)

۲- در مساله یک فرض کنید که افت ولتاژ روی سوئیچ و دیود برابر 0.7 V بوده و مبدل را طوری طراحی نمایید که در مرز پیوستگی و ناپیوستگی کار کند.

جواب: اگر جریان خروجی را 1.0 A در نظر بوده و $\Delta I = 2.0 \text{ A}$ باشد مبدل در مرز پیوستگی قرار می‌گیرد. همچنین به خاطر 0.7 ولت افت ولتاژ خروجی به جای 5.0 V برابر 5.7 V در نظر گرفته می‌شود لذا مبدل با مقادیر زیر طراحی می‌گردد

$$10 \leq V_s \leq 15 \text{ V}, V_o = 5.7 \text{ V}, \Delta V_o = 20 \text{ mV}, f = 25 \text{ kHz}, \Delta I_L = 0.5 \text{ A}, I_o = 1.0 \text{ A}$$

۳- در یک رگولاتور بوست با ساختار زیر داریم: (در بندهای الف تا و مبدل را ایده‌آل و در مد پیوسته در نظر بگیرید)

$$10 \leq V_s \leq 15 \text{ V}, V_o = 20 \text{ V}, \Delta V_o = 20 \text{ mV}, f = 25 \text{ kHz}, \Delta I_L = 0.4 \text{ A}, R_o = 20 \Omega$$

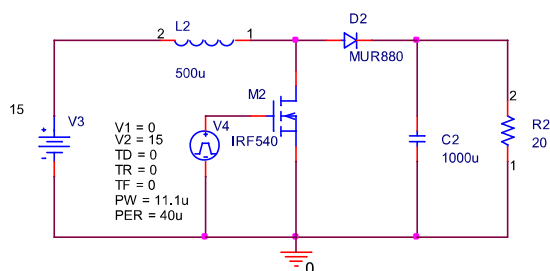
الف- حداقل و حداکثر مقدار k چقدر است؟ ، ب- حداقل مقدار L چقدر است؟ ، ج- حداکثر جریانی که باید سلف تحمل کند چقدر است؟ ، د- حداقل مقدار خازن چقدر است؟ ، ه- اگر خازن را دو برابر کنیم چه اتفاقی می‌افتد؟ ، و- حداقل و حداکثر جریان متوسط ورودی چقدر است؟ ، ز- اگر افت ولتاژ روی سوئیچ و دیود 0.7 V باشد حداقل و حداکثر توان ورودی چقدر است؟ ، ح- اگر افت ولتاژ روی سوئیچ و دیود 0.7 V باشد حداقل و حداکثر راندمان چقدر است؟ ، ت- مبدل را مطابق زیر در ORCAD شبیه‌سازی نموده و حداقل و حداکثر راندمان را بدست آورید. با تغییر سیکل کاری مسافت خروجی را در 20 V ثابت نگهدارید.

حل:

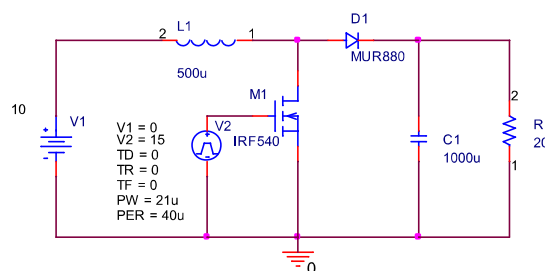
الف- $0.25 \leq k \leq 0.5$ ، ب- $L_{\min} = 500 \mu\text{H}$ ، ج- $I_{L-\max} = 2.2 \text{ A}$ ، د- $C_{\max} = 1000 \mu\text{F}$ ، ه- ΔV_o نصف می‌شود. ،

و- $1.33 \leq I_{\text{in}} \leq 2.0 \text{ A}$ ، ز- $20.98 \leq P_{\text{in}} \leq 21.5 \text{ W}$ ، ح- $0.93 \leq \eta \leq 0.95$ ، ت- در این حالت شبیه‌سازی شد و راندمان در

حالت (a) برابر 92% و راندمان حالت (b) برابر 94% بدست آمد.



(b)



(a)

۴- در مساله سه فرض کنید که افت ولتاژ روی سوئیچ و دیود برابر 0.7 V بوده و مبدل را طوری طراحی نمایید که در مرز پیوستگی و ناپیوستگی کار کند.

جواب: به خاطر 0.7 V ولت افت ولتاژ، ورودی ما به اندازه 0.7 V افت می‌کند و ورودی در محدوده زیر تغییر می‌کند اگر ΔI بیشتر از 2.8 A باشد مبدل وارد حالت ناپیوسته می‌شود لذا طراحی با توجه به موارد زیر انجام می‌گردد

$$9.3 \leq V_s \leq 14.3 \text{ V}, 1.4 \leq I_s \leq 2.15 \text{ A}, V_o = 20 \text{ V}, \Delta V_o = 20 \text{ mV}, f = 25 \text{ kHz}, \Delta I = 2.8 \text{ A}, R_o = 20 \Omega$$